

ХАРАКТЕРИСТИКА НА УЧЕБНАТА ДИСЦИПЛИНА

| | | |
|--|---|---------------------------|
| Наименование на дисциплината: Анализ и синтез на логически схеми | Код: РВРЕСТ18 | Семестър: 3 |
| Вид на обучението: Лекции и семинарни упражнения | Часове за седмица: Л – 1 ч., ЛУ – 2 ч. | Брой кредити: 4 |

ЛЕКТОР:

Доц.д-р Георги Спасов, e-mail: gspassov@clf.bas.bg
Технически Университет-София

СТАТУТ НА ДИСЦИПЛИНАТА В УЧЕБНИЯ ПЛАН: Задължителна дисциплина за редовни студенти по специалност “Приложна електронна и компютърна техника” в Колеж по енергетика и електроника (КЕЕ) към ТУ-София за образователно-квалификационна степен “професионален бакалавър”.

ЦЕЛИ НА УЧЕБНАТА ДИСЦИПЛИНА: Запознаване на студентите с основните принципи на работа на логически схеми. Придобиване на знания и практически умения в изграждането и анализа на комбинационни и последователностни логически схеми като основен градивен елемент във всички цифрови устройства и системи.

ОПИСАНИЕ НА ДИСЦИПЛИНАТА: Усвояват се основните определения и свойствата на булевата алгебра; елементарните логически функции и логически елементи; основните логически закони и свойства и тяхното приложение; формите на представяне на логически функции и методите за минимизация. Разглеждат се методите за анализ и синтез на комбинационни логически схеми, както и средствата за откриване и локализиране на неизправности. Изследват се различните видове последователностни схеми, методите за синтез и анализ.

ПРЕДПОСТАВКИ: Изискват се основни познания по физика, полупроводникови елементи, програмиране и използване на компютри и висша математика.

МЕТОДИ ЗА ПРЕПОДАВАНЕ: Лекции с мултимедийни презентации и групови дискусии. Семинарни упражнения, изпълнявани по методични указания и с участие на студенти за решаване на казуси по основните теми.

МЕТОДИ ЗА ИЗПИТВАНЕ: Текуща проверка на знанията през семестъра чрез натрупване на бонус-точки от писмени тестове за фиксирано време и активно участие в семинарните упражнения чрез решаване на казуси.

ЕЗИК НА ПРЕПОДАВАНЕ: български

ПРЕПОРЪЧИТЕЛНА ЛИТЕРАТУРА: [1] Григорова Д., Моллов В. *Анализ и синтез на логически схеми*, ТУ София, 2009. [2] Балканджиев Л., Е. Пандов. *Анализ и синтез на логически схеми*, ТУ София, 2001. [3] Балканджиев Л., Е. Пандов, Д. Манова. *Ръководство за лабораторни упражнения по анализ и синтез на логически схеми*, ТУ София, 2001 г. [4] Даковски, Л. *Анализ и синтез на логически схеми*. София, СИЕЛА, 1998. [5] Гиздарски Е. *Проектиране с програмируема логика*. Русе, Авангард принт, 1998 г. [6] Даковски, Л., Н. Николов. *Ръководство по логика и програмируеми автомати*. София, Техника, 1990.

DESCRIPTION OF THE COURSE

| | | |
|---|--|--------------------------------|
| Name of the course Computer Architectures | Code PBPECT18 | Semester: 3 |
| Type of teaching: Lectures and tutorials | Lessons per week: L – 1 hours; T – 2 hour | Number of credits: 4 |

LECTURER:

Assoc. Prof. D. George Spasov, e-mail: gspasov@clf.bas.bg
Technical University of Sofia

COURSE STATUS IN THE CURRICULUM: Compulsory for the full time students' specialty "Applied Electronic and Computer Technique" for Professional Bachelor degree – College of Energy and Electronics at Technical University – Sofia.

AIMS AND OBJECTIVES OF THE COURSE: The aim of the course is the students to be introduced with the basic operation principles of logic circuits and to acquire knowledge and practical skills in the construction and analysis of combinational and sequential logic circuits as a basic building block of all digital devices and systems.

DESCRIPTION OF THE COURSE: The students acquire knowledge of the basic definitions and properties of Boolean Algebra; elementary logical functions and gates, the definition and application of basic logical laws and properties; the forms of representation of logical functions and methods of minimization. The methods for analysis and synthesis of combinational logic circuits, and the means to detect and locate faults are discussed and examined. During the course different sequential circuits as well as the methods of synthesis and analysis are sampled.

PREREQUISITES: Basic knowledge of physics, semiconductor components, programming, use of computers and higher mathematics.

TEACHING METHODS: Lectures include multimedia presentations and group discussions. Seminar classes, based on methodical guidance, that involve students in solving different cases.

METHOD OF ASSESSMENT: Current check of the knowledge will be organized during the semester by credits collection based on regular written tests for fixed time and active participation in tutorials with solution of cases.

INSTRUCTION LANGUAGE: Bulgarian

BIBLIOGRAPHY: [1] Grigorova, D., Mollov V. *Analysis and synthesis of logic circuits*, Sofia, 2009 (in Bulgarian). [2] Balkandjiev, L., Pandov E. *Analysis and synthesis of logic circuits*, Sofia, 2001 (in Bulgarian). [3] Balkandjiev, L., Pandov E., Manova D *Manual of Analysis and synthesis of logic circuits (for labs)*, Sofia, 2001 (in Bulgarian). [4] Dakovsky, L. *Analysis and synthesis of logic circuits*, Sofia, Siela, 1998 (in Bulgarian). [5] Gizdarsky, E. *Designing with programmable logic*. Ruse, Avangard prntn, 1998. [6] Dakovsky, L. , Nikolov N. *Manual of logic and programmable machines*, Sofia, Technica, 1990.